

Japanese Patent Laid-open No. HEI 7-230391 A

Publication date : August 29, 1995

Applicant : Hitachi Ltd.

Title : VERIFYING DEVICE FOR INFORMATION PROCESSING APPARATUS

5

[0060] As can be understood from the explanation of the present embodiment, since the type and the connection position 312 of the connected I/O device 3 are identified and the test execution procedure 51 corresponding to the hardware configuration is selected to execute the operation test program (not shown) by preparing the plural pieces of hardware configuration information 31, the plural test execution procedures 51, and the plural test basic procedures 91 in advance, even when the hardware configuration of the I/O device 3 differs from other configurations, an operation test on the I/O device 3 can be conducted without manually preparing and inputting an operation test program or a test procedure.

10

15

3

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-230391

(43) 公開日 平成7年(1995)8月29日

(51) Int.Cl.⁶

G 0 6 F 11/22

識別記号

3 1 0 A

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 1 O L (全 10 頁)

(21) 出願番号 特願平6-20204

(22) 出願日 平成6年(1994)2月17日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 中澤 清孝

神奈川県海老名市下今泉810番地 株式会

社日立製作所オフィスシステム事業部内

(74) 代理人 弁理士 秋田 収喜

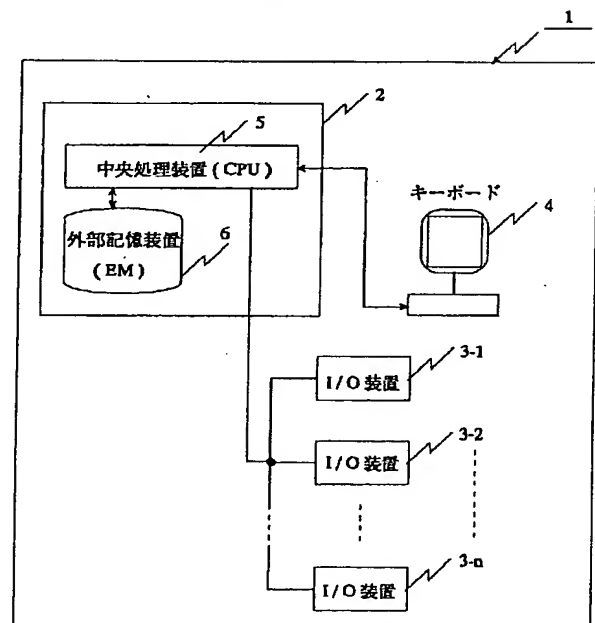
(54) 【発明の名称】 情報処理装置の検証装置

(57) 【要約】

【目的】 動作テストプログラムの作成および入力作業時間を短縮し、人手による入力ミスを排除し、かつ情報処理装置の検証装置の操作性を向上する。

【構成】 外部記憶装置内に、複数の入出力装置ごとの動作テスト基本手順を記述したテスト基本手順テーブルと動作テストプログラムとを予め格納しておき、前記複数の入出力装置のハードウェア構成を認識してハードウェア構成テーブルを作成するハードウェア構成テーブル作成手段と、ハードウェア構成に一致した前記動作テスト基本手順を、前記テスト基本手順テーブルと前記ハードウェア構成テーブルとから選択してテスト実行手順テーブルを作成するテスト実行手順テーブル作成手段と、前記テスト実行手順テーブルに基づいて前記動作テストプログラムを実行するテスト実行手段とを有する。

図 1



【特許請求の範囲】

【請求項 1】 中央処理装置と、複数の入出力装置と、該複数の入出力装置ごとの動作テスト基本手順を記述したテスト基本手順テーブルと動作テストプログラムとを予め格納した外部記憶装置とから構成される情報処理装置の検証装置であって、

前記外部記憶装置内に、前記複数の入出力装置のハードウェア構成を認識してハードウェア構成テーブルを作成するハードウェア構成テーブル作成手段と、ハードウェア構成に一致した前記動作テスト基本手順を、前記テスト基本手順テーブルと前記ハードウェア構成テーブルとから選択してテスト実行手順テーブルを作成するテスト実行手順テーブル作成手段と、前記テスト実行手順テーブルに基づいて前記動作テストプログラムを実行するテスト実行手段とを有することを特徴とする情報処理装置の検証装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、情報処理装置の検証装置に関するものである。

【0002】

【従来の技術】 従来、情報処理装置および該情報処理装置に接続される入出力装置（以下、I/O装置という）の検証方法として、例えば、特開平 4-172538 号公報に開示されているように、同一のハードウェア構成の I/O 装置をテストする場合、1 回目のテストデータを記憶しておき、再テスト時に同じテストデータを用いて自動的に行う技術が知られている。

【0003】

【発明が解決しようとする課題】 しかしながら、前記従来技術では、前記 I/O 装置のハードウェア構成に変更があった場合には、そのハードウェアの構成に対応した動作テストプログラムを作成して入力しなければならないという問題があった。

【0004】 また、同一のハードウェア構成の I/O 装置であっても、テスト内容が異なる場合には、そのテスト内容に応じた動作テストプログラムを作成して入力しなければならないという問題があった。

【0005】 また、前記動作テストプログラムの作成および入力作業は、人手による作業のために多大な時間がかかり、また、入力ミスが発生するという問題があった。

【0006】 本発明の目的は、動作テストプログラムの作成および入力作業時間を短縮し、人手による入力ミスを排除し、かつ操作性の向上を可能とする情報処理装置の検証装置を提供することにある。

【0007】

【課題を解決するための手段】 本願において開示される発明のうち代表的なものの概要を簡単に説明すれば下記の通りである。

【0008】 すなわち、中央処理装置と、複数の入出力装置と、該複数の入出力装置ごとの動作テスト基本手順を記述したテスト基本手順テーブルと動作テストプログラムとを予め格納した外部記憶装置とから構成される情報処理装置の検証装置であって、前記外部記憶装置内に、前記複数の入出力装置のハードウェア構成を認識してハードウェア構成テーブルを作成するハードウェア構成テーブル作成手段と、ハードウェア構成に一致した前記動作テスト基本手順を、前記テスト基本手順テーブルと前記ハードウェア構成テーブルとから選択してテスト実行手順テーブルを作成するテスト実行手順テーブル作成手段と、前記テスト実行手順テーブルに基づいて前記動作テストプログラムを実行するテスト実行手段とを有するものである。

【0009】

【作用】 前記手段によれば、予め外部記憶装置に格納されている複数の入出力装置ごとの動作テスト基本手順を記述したテスト基本手順テーブルから、情報処理装置に接続される前記複数の入出力装置のハードウェア構成テーブルを作成し、この作成されたハードウェア構成テーブルに一致するハードウェア構成の動作テスト基本手順を、前記複数の入出力装置ごとの動作テスト基本手順を記述したテスト基本手順テーブルから選択してテスト実行手順テーブルを作成し、このテスト実行手順テーブルに基づいて、前記動作テストプログラムを実行するので、I/O 装置のハードウェア構成を変更した場合や、同一ハードウェア構成の I/O 装置で内容の異なるテストを行う場合であっても、改めて動作テストプログラムあるいはテスト手順を作成して入力することなく、動作テストを実行することができる。

【0010】

【実施例】 以下、本発明の一実施例を図面を用いて詳細に説明する。

【0011】 図 1 は本発明を適用した情報処理装置の検証装置の一実施例の構成を示すブロック構成図である。

【0012】 図 1 において、情報処理装置の検証装置 1 は、情報処理装置 2 と、情報処理装置 2 に接続される複数の入出力装置 3 i (i = 1、2、…、n) (以下、I/O 装置 3 という) と、必要な入力作業を行う表示装置を備えたキーボード 4 とから構成される。

【0013】 なお、ここでいう I/O 装置 3 とは、例えば、ハードディスク装置 (HD) や磁気記録装置 (MT) などを指している。

【0014】 情報処理装置 2 は、中央処理装置 5 (以下、CPU 5 という) と外部記憶装置 (External Memory) 6 (以下、EM 6 という) とから構成されている。

【0015】 図 2 は本発明に係る各手段および各テーブルの関係を説明するための説明図である。

【0016】 図 2 に示すように、EM 6 内には、情報処理装置 2 に接続される I/O 装置 3 のハードウェア構成

を認識してハードウェア構成テーブル30を作成するハードウェア構成テーブル作成手段20と、動作テストプログラム70を実行するためのテスト実行手順テーブル50を作成するテスト実行手順テーブル作成手段40と、テスト実行手順テーブル50に基づいてテストを実行するテスト実行手段60と、テストに必要な各種テーブルのアドレスを管理するポインタ管理テーブル80と、基本的なテストの手順を記述したテスト基本手順テーブル90とが格納されている。

【0017】本実施例においては、前記各手段および前記複数のテーブルがテスト部制御プログラムとしてEM6に格納されており、本発明に係る検証方法は、前記テスト部制御プログラムをCPU5が実行することにより実現されるものである。

【0018】図3は本実施例で用いる各種テーブルの構成を示すテーブル構成図である。

【0019】図3において、30はハードウェアの構成情報を格納するハードウェア構成テーブルであり、n種類のハードウェア構成情報(31-1、31-2、…、31-nは以下、そのうちのいずれか1つを代表してハードウェア構成情報31という)が記述され、テーブルの最後には、ハードウェア構成テーブル30の最後を示すエンドサイン32が記述されている。

【0020】50は前記テスト実行手順テーブルであり、n種類のテスト実行手順(51-1、51-2、…、51-nは以下、そのうちのいずれか1つを代表してテスト実行手順51という)が記述され、テーブルの最後には、テスト実行手順テーブル50の最後を示すエンドサイン52が記述されている。

【0021】90はテスト基本手順テーブルであり、n種類の基本的なテストの手順(91-1、91-2、…、91-nは以下、そのうちのいずれか1つを代表してテスト基本手順91という)が記述され、テーブルの最後には、テスト基本手順テーブル90の最後を示すエンドサイン92が記述されている。

【0022】図面番号が前後したが、80はポインタ管理テーブルであり、テストに必要な各種テーブルのアドレスを管理するものである。

【0023】ポインタ管理テーブル80には、ハードウェア構成テーブル30の先頭アドレス81と、以下に続くハードウェア構成情報31のアドレスを記述したハードウェア構成テーブルポインタ82が格納されている、また、テスト実行手順テーブル50の先頭アドレス83と、以下に続くテスト実行手順51のアドレスを記述したテスト実行手順テーブルポインタ84が格納されている。

【0024】さらに、テスト基本手順テーブル90の先頭アドレス85と、以下に続くテスト基本手順91のアドレスを記述した基本手順テーブルポインタ86が格納されている。

【0025】図4～図6は各種テーブルの詳細を説明するための説明図である。図4は、ハードウェア構成テーブル30の詳細を示す図であり、ハードウェア構成情報31は、I/O装置3の種類と1対1に対応した装置種別311と、I/O装置3が接続されている入出力アドレスを示す接続位置312とから構成される。

【0026】また、図5は、テスト実行手順テーブル50の詳細を示す図であり、テスト実行手順51は、I/O装置3が接続されている入出力アドレスを示す接続位置511と、手順512とから構成されている。

【0027】図6はテスト基本手順テーブルの詳細を示す図である。図6(A)に示すようにテスト基本手順91は、手順の種類、例えば、接続位置の設定の要/不要あるいは有効/無効などを示すフラグ911と、装置種別912と、実際のテストの手順913とから構成されている。

【0028】ここで、手順913には数種類あり、ハードウェア構成テーブル30からI/O装置3の接続位置312を求める必要があるものと、求める必要のないものがある。

【0029】図6(B)はフラグ911によって表される意味を説明するための説明図である。図6(B)に示すように、フラグ911は、フラグ番号9111とフラグ内容9112とから構成され、例えば、フラグ番号が「00」であれば、「テスト基本手順を無効とする」を表している。

【0030】また、フラグ番号の「03～99」は、予備として確保しておき、新たなテスト内容に応じて設定することもできる。

【0031】次に、テスト実行手順テーブル作成手段の処理について図7(テスト実行手順テーブル作成手段の処理手順を示すフローチャート)のフローチャートを用いて詳細に説明する。

【0032】まず、ポインタ管理テーブル80のハードウェア構成テーブルポインタ82がハードウェア構成テーブル30のエンドサイン32を指しているか否かを調査する(ステップ701)。

【0033】エンドサイン32を指している場合(ステップ701:Yes)、ハードウェア構成テーブル30を全てチェック済みと判断し、処理を終了する。

【0034】エンドサイン32を指していない場合(ステップ701:No)、ポインタ管理テーブル80の基本手順テーブルポインタ86がテスト基本手順テーブル90のエンドサイン92を指しているか否かを調査する(ステップ702)。

【0035】エンドサイン92を指していれば(ステップ702:Yes)、テスト基本手順テーブル90を全てチェック済みと判断し、ステップ710の処理に移る。

【0036】エンドサイン92を指していなければ(ス

5

テップ702: No)、テスト基本手順テーブル91内のフラグ911が有効か無効かを調査する(ステップ703)。

【0037】フラグ911が無効の場合(ステップ703: 無効)、ステップ708の処理に移る。

【0038】フラグ911が有効の場合(ステップ703: 有効)、ポインタ管理テーブル80のハードウェア構成テーブルポインタ82が示すハードウェア構成情報31の装置種別311と、テスト基本手順91の装置種別912とが一致するか否かをチェックする(ステップ704)。

【0039】一致した場合、(ステップ704: 一致)、ポインタ管理テーブル80のテスト実行手順テーブルポインタ84が設定されているか否かを調査する(ステップ705)。

【0040】一致していない場合(ステップ704: 不一致)、ステップ708の処理へ移る。

【0041】ステップ705において、テスト実行手順テーブルポインタ84が設定されている場合(ステップ705: Yes)、ステップ706に進む。

【0042】テスト実行手順テーブルポインタ84が設定されていない場合(ステップ705: No)、テスト実行手順テーブル50が未確保であると判断し、EM6内にテスト実行手順テーブル50の領域を確保し(ステップ712)、その先頭アドレスをポインタ管理テーブル80内のテスト実行手順テーブル先頭アドレス83およびテスト実行手順テーブルポインタ84にセットする。

【0043】次に、テスト基本手順91の手順913をポインタ管理テーブル80内のテスト実行手順テーブルポインタ84が示すテスト実行手順51にセットする(ステップ706)。

【0044】次に、基本手順テーブルポインタ86が示すテスト基本手順91内のフラグ911を、フラグ番号の「02」にする必要があるか否かをチェックする(ステップ707)。

【0045】必要であれば(ステップ707: Yes)、ポインタ管理テーブル80内のテスト実行手順テーブルポインタ84が示すテスト実行手順51の接続位置511に、ポインタ管理テーブル80のハードウェア構成テーブルポインタ82が示すハードウェア構成情報31の接続位置312をセットする(ステップ713)。

【0046】そして、テスト実行手順51の次のアドレスをテスト実行手順テーブルポインタ84にセットする(ステップ708)。

【0047】そして、ポインタ管理テーブル80内の基本手順テーブルポインタ86に、テスト基本手順91の次のアドレスをセットし(ステップ709)、ステップ702に戻る。

6

【0048】ここで、テスト基本手順テーブル90が全てチェック済みであれば(ステップ702: Yes)、ポインタ管理テーブル80内のハードウェア構成テーブルポインタ82に、ハードウェア構成情報31の次のアドレスをセットする(ステップ710)。

【0049】そして、テスト基本手順テーブル90の先頭アドレスをポインタ管理テーブル80の基本手順テーブルポインタ86にセットする(ステップ711)。

【0050】以上の処理を、ハードウェア構成テーブル30内のエンドサイン32を検出するまで繰り返す。

【0051】次に、テスト実行手段60の処理手順について説明する。テスト実行手段60は、テスト実行手段解読処理とテスト部起動処理とから構成される。

【0052】図8はテスト実行手段の処理手順を示すフローチャートである。

【0053】図8に示すように、まず、ポインタ管理テーブル80内のテスト実行手順テーブル先頭アドレス83を、テスト実行手順テーブルポインタ84にセットする(ステップ801)。

【0054】次に、テスト実行手順テーブルポインタ84が示すテスト実行手順51をテスト実行手段解読処理によって解読する(ステップ802)。

【0055】そして、このテスト実行手順51の解読中にテスト部起動処理を検出すると(ステップ803: Yes)、テスト実行手段解読処理からテスト部起動処理へ制御を移行し、動作テストプログラム(図示していない)を起動し(ステップ806)、テストを開始する(ステップ807)。

【0056】テストを終了した後(ステップ808)、テスト実行手段60の処理を終了する。

【0057】ステップ803において、テスト実行手順51の解読中にテスト起動処理を検出せずに1つのテスト実行手順51の解読を終了すると(ステップ803: No)、テスト実行手順テーブルポインタ84に、テスト実行手順51の次のアドレスをセットする(ステップ804)。

【0058】そして、エンドサイン52の検出の有無を判定し(ステップ805)、エンドサイン52を検出しなければ(ステップ805: No)、ステップ802に戻って処理を繰り返す。

【0059】以上の処理を、テスト実行手順テーブル50内のエンドサイン52を検出するまで行う(ステップ804: Yes)。

【0060】以上、本実施例の説明から分かるように、複数のハードウェア構成情報31と、複数のテスト実行手順51と、複数のテスト基本手順91とを予め準備しておくことにより、接続されるI/O装置3の種別あるいは接続位置312を識別し、ハードウェアの構成に対応したテスト実行手順51を選択して動作テストプログラム(図示していない)を実行するので、ハードウェア

の構成が異なっても、人手を介して動作テストプログラムあるいはテスト手順を作成して入力することなく、I/O装置3の動作テストを行うことができる。

【0061】また、同一ハードウェア構成のI/O装置3であっても、例えば、1回目と2回目のテスト内容を変更する場合には、キーボード4から、テスト基本手順90のフラグ911を操作するだけで、自動的にそのテスト実行手順51が選択されて、動作テストプログラムが実行されるので、テスト内容に応じた動作テストプログラムあるいはテスト手順を作成して入力する必要がない。

【0062】

【発明の効果】以上説明したように、本発明によれば、以下の効果を得ることができる。

【0063】(1) 情報処理装置に接続されるI/O装置のハードウェア構成を変更した場合であっても、改めて、そのハードウェア構成に対応した動作テストプログラムあるいはテスト手順を作成して入力する必要がないので、動作テストプログラムあるいはテスト手順の作成・入力時の作業時間の短縮を図ることができる。

【0064】(2) 同一のハードウェア構成のI/O装置に対して、異なった内容のテストを行う場合であっても、改めて、そのハードウェア構成に対応した動作テストプログラムあるいはテスト手順を作成して入力する必要がないので、動作テストプログラムあるいはテスト手順の作成・入力時の人為的ミスを排除することができる。

【0065】(3) 前記(1)と(2)により、情報処理装置に接続されるI/O装置の検証時における操作性

が著しく向上する。

【図面の簡単な説明】

【図1】本発明を適用した情報処理装置の検証装置の一実施例の構成を示すブロック構成図である。

【図2】本実施例の外部記憶装置に格納されている各手段および各種テーブルを示す図である。

【図3】本実施例のポインタ管理テーブルの詳細を説明するための説明図である。

【図4】本実施例のハードウェア構成テーブルの詳細を示す図である。

【図5】本実施例のテスト実行手順テーブルの詳細を示す図である。

【図6】本実施例のテスト基本手順テーブルの詳細を示す図である。

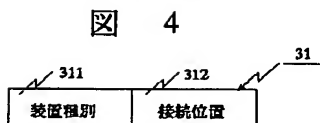
【図7】本実施例の全体的な処理手順を示すフローチャートである。

【図8】本実施例のテスト実行手段の処理手順を示すフローチャートである。

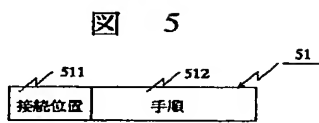
【符号の説明】

20 1…情報処理装置の検証装置、2…情報処理装置、3…入出力装置3(I/O装置3)、4…キーボード、5…中央処理装置5(CPU5)、6…外部記憶装置(External Memory)6(EM6)、20…ハードウェア構成テーブル作成手段、30…ハードウェア構成テーブル、40…テスト実行手順テーブル作成手段、50…テスト実行手順テーブル、60…テスト実行手段、70…動作テストプログラム、80…ポインタ管理テーブル、90…テスト基本手順テーブル。

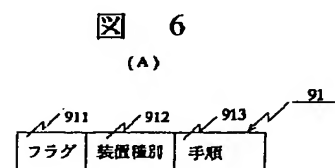
【図4】



【図5】



【図6】

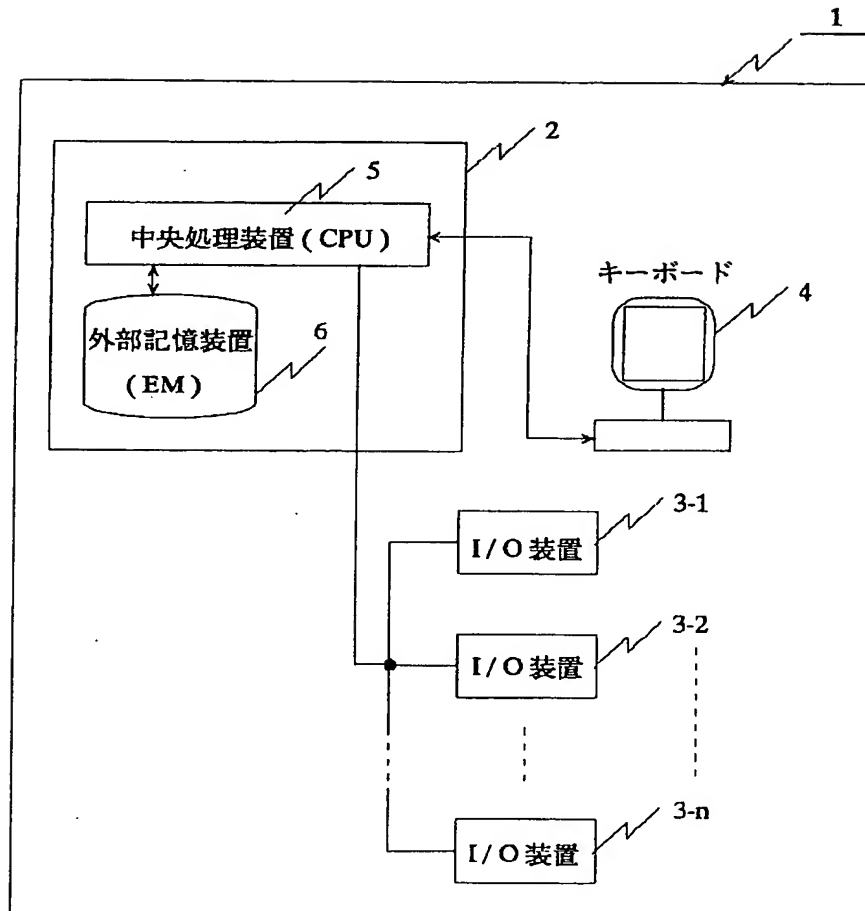


(B)

フラグ番号	内 容 (意 味)
00	テスト基本手順を無効とする
01	テスト基本手順をそのまま使用する
02	テスト基本手順に接続位置を設定する
03 ...	予 備
99	

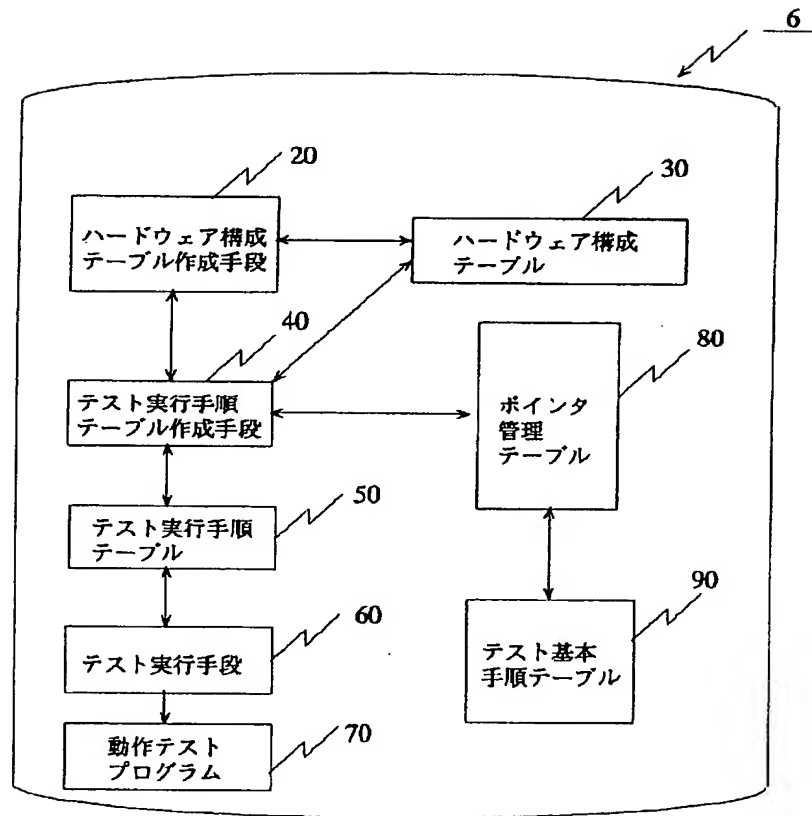
【図 1】

図 1



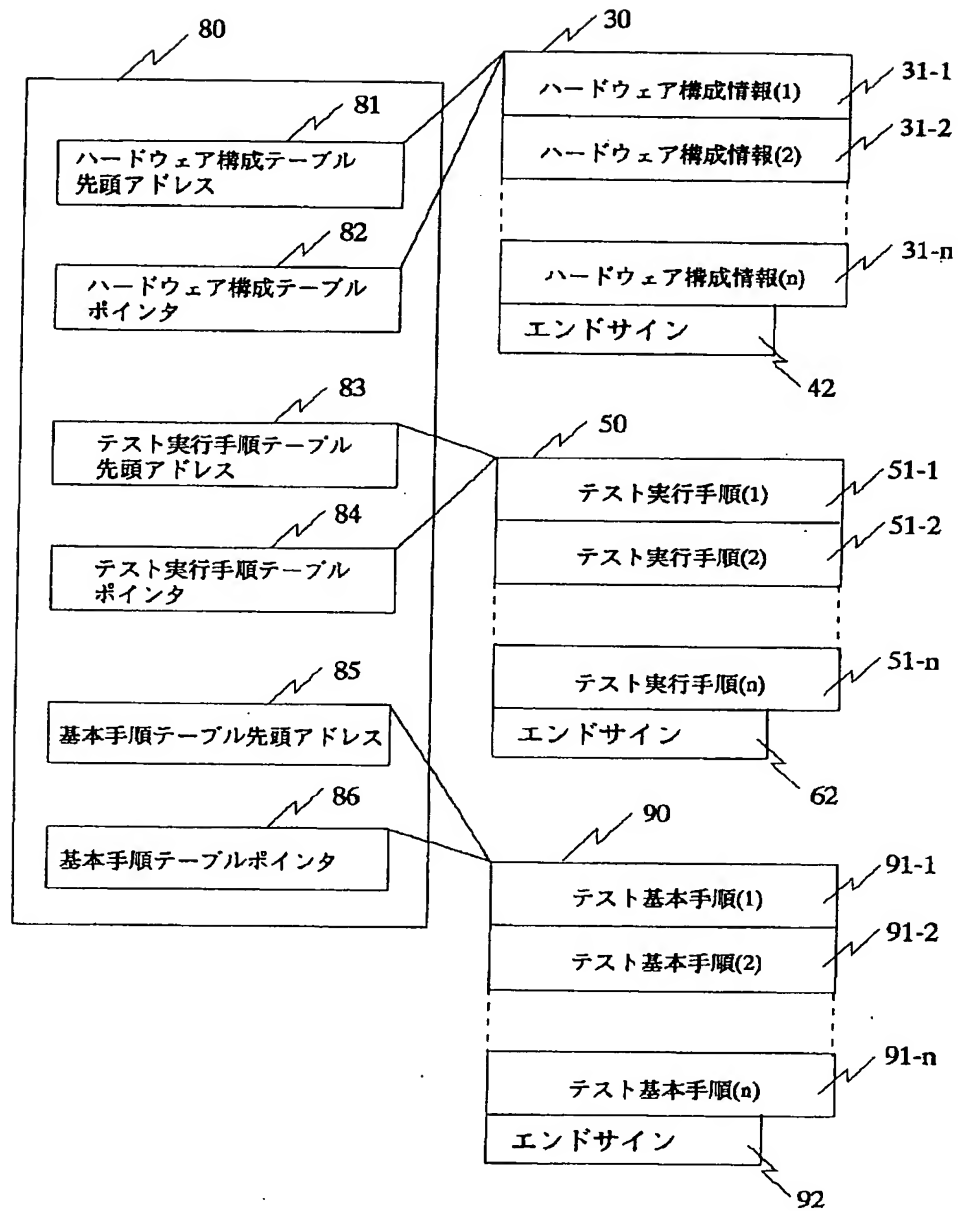
【図2】

図 2

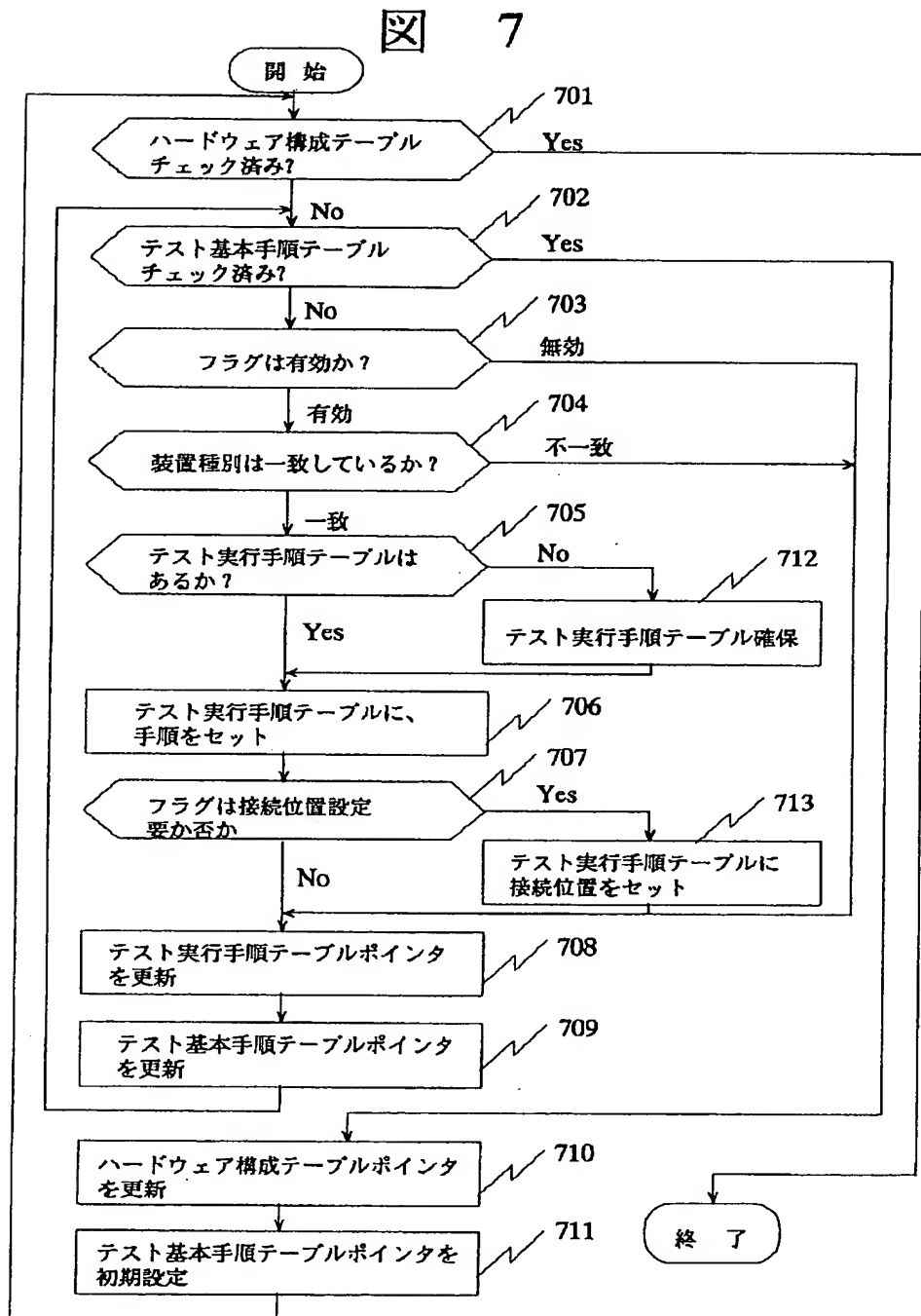


【図3】

図 3



【図 7】



【図 8】

図 8

